

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-097107

(43)Date of publication of application : 09.04.1990

(51)Int.Cl.

H03H 7/01

G06F 3/00

H01F 15/00

(21)Application number : 63-249503

(71)Applicant : IKEDA TAKESHI

(22)Date of filing : 03.10.1988

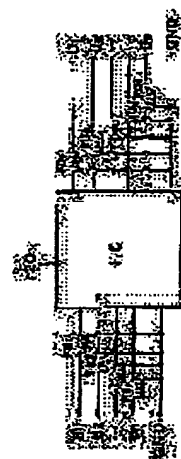
(72)Inventor : IKEDA TAKESHI

### (54) NOISE GENERATION PREVENTING CIRCUIT FOR IC ELEMENT

#### (57)Abstract:

**PURPOSE:** To effectively suppress the disturbing wave generated from terminal lines of an IC element by colling at least two band-shaped power supply conductors tubularly with a band-shaped insulator between them and connecting first and second lead lines to terminal lines of the IC element.

**CONSTITUTION:** Noise filters FB1 to FBn are connected in series to power lines of an IC element 20. Noise filters FD1 to FDn are connected in series to its signal lines D1 to Dn. Then, the power supplied through power lines B1 to Bn is certainly supplied to the IC element 20 through filters FB1 to FBn, and its noise component is removed. Signals inputted to and outputted from the IC element 20 through signal lines D1 to Dn pass filters FD1 to FDn. Consequently, various frequency components flowing on terminal lines of the IC element are effectively suppressed because noise filters function as distributed constant type LC composite circuits.



#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAla4EODA402097107P...> 2005/06/23

⑤ 日本国特許庁(JP)

⑩ 特許出願公開

## ⑨ 公開特許公報(A) 平2-97107

⑥ Int. Cl.

識別記号

庁内整理番号

④ 公開 平成2年(1990)4月9日

H 09 H 7/01  
G 08 F 3/00  
H 01 F 15/00

Z 7328-5J  
X 8328-5B  
D 6447-5E

審査請求 未請求 請求項の数 7 (全11頁)

⑧ 発明の名称 IC素子用ノイズ発生防止回路

⑦ 特 願 昭63-249503

⑦ 出 願 昭63(1988)10月3日

⑧ 発 明 者 池 田 毅 東京都大田区山王 2-5-6-213  
⑧ 出 願 人 池 田 毅 東京都大田区山王 2-5-6-213  
⑧ 代 理 人 弁理士 布施 行夫 外2名

## 明 細 書

## 1. 発明の名称

IC素子用ノイズ発生防止回路

## 2. 特許請求の範囲

(1) IC素子の端子ライン上にノイズフィルタを設けてなるIC素子用ノイズ発生防止回路において、

前記ノイズフィルタは、

少なくとも2枚の寄伏導電体を寄伏絶縁体を介してチューブラ形に巻き回し、少なくとも1方の寄伏導電体の両端近傍に入出力用の第1および第2のリード線を接続して形成され、これら第1および第2のリード線を前記端子ラインに接続したことを特徴とするIC素子用ノイズ発生防止回路。

(2) 特許請求の範囲(1)に記載の回路において、

前記ノイズフィルタは、他方の寄伏導電体の一端近傍に接地リード線を接続して形成され、この接地リード線を前記IC素子のアースラインに

接続したことを特徴とするIC素子のノイズ発生防止回路。

(3) 特許請求の範囲(1)、(2)のいずれかに記載の回路において、

前記ノイズフィルタは、

第1および第2のリード線をIC素子の電源端子ラインに接続したことを特徴とするIC素子用ノイズ発生防止回路。

(4) 特許請求の範囲(1)、(2)のいずれかに記載の回路において、

前記ノイズフィルタは、

第1および第2のリード線をIC素子の信号端子ラインに接続したことを特徴とするIC素子用ノイズ発生防止回路。

(5) IC素子の信号端子ライン上に信号ライン用ノイズフィルタを設け、電源端子ライン上に電源ライン用ノイズフィルタを設けてなるIC素子用ノイズ発生防止回路において、

前記各ノイズフィルタは、

少なくとも2枚の寄伏導電体を寄伏絶縁体を

## 特開平2-97107(2)

介してチューブラ形に巻き回し、少なくとも一方の帯状通電導体の両端近傍に入出力用の第1および第2のリード線を接続して形成され、これら第1および第2のリード線を前記端子ラインに接続したことを特徴とするIC素子用ノイズ発生防止回路。

(6) 特許請求の範囲(5)に記載の回路において、

前記各ノイズフィルタは、他方の帯状通電導体の一端近傍に接地リード線を接続して形成され、この接地リード線を前記IC素子のアースラインに接続したことを特徴とするIC素子ノイズ発生防止回路。

(7) 特許請求の範囲(5)に記載の回路において、

前記各ノイズフィルタは、

両端近傍に入出力用の第1のリードおよび第2のリード線が接続された少なくとも2枚の帯状通電導体を帯状絶縁体を介してチューブラ形に巻き回し、これら第1および第2のリード線をIC素

子の端子ラインに接続したことを特徴とするIC素子用ノイズ発生防止回路。

## 3. 発明の詳細な説明

## 【産業上の利用分野】

本発明はIC素子のノイズ発生防止回路、特にIC素子の端子ライン上にノイズフィルタを設け、IC素子の端子ライン上から周囲に放射される妨害波を抑制するIC素子用ノイズ発生防止回路に関する。

## 【従来の技術】

周知のように、今日各種の電子/電気機器には多数のIC素子が用いられている。

このような電子機器、特にその電子回路からは、複数のIC素子のスイッチング動作に起因する負荷変動により、そのIC素子端子ラインから周囲に妨害波が放射され、近くで使用中の他の電子機器の動作に障害を与え、またテレビ・ラジオ等の受信障害を引き起こすことが多い。

特に、近年の電子技術の発達に伴い、各種の電子機器には多数の高性能IC素子が使用されることが多く、このため、これに各IC素子の端子ラインから周囲に向け妨害波を発生することがないよう、また他の電子機器から発生する妨害波によって高性能IC素子の動作が妨げられることがないよう妨害波に対する規制も年々厳しくなっている。

このような規制の一つとして情報処理装置等電技障害自主規制協議会(通称VCCI)により、昭和61年2月19日に情報処理装置および電子事務用機器等に対する自主規制措置運用規定(以下VCCI規定と記す)が制定された。このVCCI規定は、無線通信用機器および電子/電気機器に妨害を与えないよう情報処理装置および電子事務用機器等から発生する妨害波の自主規制措置の運用を定めたものであり、このVCCI規定に適合した製品でなければ、その販売および使用を行うことは実質的にできない。

特に、このVCCI規定は、パーソナルコンピ

ュータ、携帯用ワードプロセッサ、ファクシミリ等の各種電子機器に対し、周囲に対する電波障害源となることがないように厳しい規制を課しており、例えば第2図に示す測定方法に従って、これら情報機器からの誘導電波の電界強度の準実値を測定したとき、その値が第3図に示す規制値以下であることが要求される。

すなわち、所定の測定条件を満たす環境下において、第2図に示すよう、ターンテーブル12上に測定対象となる供試機器10をおき、この供試機器10を動作させておき3mまたは10m離れた位置に設置されたアンテナ14で測定される妨害波が第3図に示す測定基準以下であることが要求される。

第3図に示すように、このVCCI規定はその規制値を61年6月～62年5月、62年6月～63年11月、63年11月以降と3つの段階に分け順次厳しく設定しており、特にこの63年12月以降に製造される装置に対する規制をどのようにして満足するかが各メーカーにとって重要な課

## 特開平2-97107 (8)

題となっている。

このようなVCCI対策品の一つとして、外枠自体を電磁シールド構造とするパーソナルコンピュータが知られている。しかし、このように外枠自体を電磁シールド構造とすると、内部の電子回路から発生する妨害波の周囲への漏射をある程度抑制することができるが、これをさらに63年12月以降のVCCI規制に適用させようとする、電磁シールド自体を厚くしたり、また複雑な構造としなければならず、装置全体の重量が重くかつ高価なものになってしまうという問題があった。

また、これ以外の対策として、規制対象となる機器の電子回路、特にこの電子回路に使用されるIC素子の端子ライン上にノイズフィルタを設け、これらIC端子ライン上に流れる信号のノイズ成分を除去し妨害波を抑制しようとするノイズ発生回路も考えられていた。

しかし、前記ノイズフィルタは、第4図に示すようにフェライトにコイルを巻き回して形成されたコイル素子と、これとは別個に形成されたコ

ンデンサ素子Cとを用い、第5図に示すように集中定数型のT型回路として形成されている。

このため、端子ラインを介して伝送されてくる信号の反射等を起こすことがないよう、電子回路全体の回路構成に基づき、Cの定数を計算により決定しなければならず、特に電子回路にこのようなノイズフィルタを多数設ける場合には、これらの定数計算が極めて複雑かつやっかいなものになってしまうという問題があった。

とくに、電子回路の構成は機器によってそれぞれ異なるため、このような従来のノイズ発生防止回路では、フィルタを使用する回路毎にその定数計算を別個独立に行わなければならず、これが回路作製上の大きな問題となっていた。

更に、このような集中定数型ノイズフィルタをIC素子の端子ライン上に設けても、その電子回路から発生する妨害波はある程度抑制することはできるが、第3図に示す63年12月以降に実施されるVCCI規制を完全にはクリアすることができず、特にこのような集中定数型フィルタを用

いた場合には、信号の反射などがなく、Cの定数設定に大きな制約があるため、発生する妨害波を前記VCCI規制を満足する程度まで十分に抑制することがむずかしいという問題があった。

## 【発明が解決しようとする問題点】

本発明は、このような従来の課題に鑑みなされたものであり、その目的は、特別な定数計算等を行うことなく、IC素子の端子ライン上にノイズフィルタを設けることができ、しかもIC素子の端子ラインから発生する妨害波を効果的に抑制することが可能なIC素子用ノイズ発生防止回路を提供することにある。

## 【問題点を解決するための手段】

前記目的を達成するため、本発明は、

IC素子の端子ライン上にノイズフィルタを設けてなるIC素子用ノイズ発生防止回路において、前記ノイズフィルタは、少なくとも2枚の帯状電導体を帯状絶縁体を

介してチューブラ形に巻き回し、少なくとも1方の帯状電導体の両端近傍に入出力用の第1および第2のリード線を接続して形成され、これら第1および第2のリード線を前記端子ラインに接続したことを特徴とする。

## 【作用】

次に本発明の作用を説明する。

本発明に用いられるノイズフィルタは、複数の帯状電導体をチューブラ型に巻き回して形成されているため、このノイズフィルタは、巻込まれた帯状電導体の全長に渡り、また各帯状電導体の間にストレーキャパシタンス（浮遊容量）が分布するインダクタンスを有する分布定数型のLC複合部品として機能することになる。

従って、集中定数型のノイズフィルタのように、反射等を考慮することがないため、キャパシタンスおよびインダクタンスの特別な定数計算を必要とすることなく、IC素子の端子ライン上に設けることができ、その回路設計が極めて簡単なもの

## 特開平2-87107 (4)

となる。

さらに、本発明によれば、ノイズフィルタが分布定数型のLC組合回路として機能するため、集中定数型のノイズフィルタに比べ、IC素子の端子ライン上を流れる種々の周波数成分を効果的に抑制することができ、特に、高周波のクロック信号を伝送するパーソナルコンピュータ用の電子回路においても、この高周波クロックパルスに付随して発生し端子ライン上を流れる各種のノイズ成分を効果的に抑え、妨害波の発生を防止することができる。

従って、本発明に係るノイズ発生防止回路を各種IC素子端子ラインに設けることにより、電子回路から発生する妨害波を従来品に比べ大幅に抑制することができ、特に本発明の回路をVCCI規制の対象となっている各種機器の電子回路に適用することにより、VCCI規制に適合する機器の製造をより簡単に行うことができる。

## 【実施例】

ND<sub>1</sub>、ND<sub>2</sub>を介してIC素子20に入出力される信号も前記フィルタFD<sub>1</sub>、FD<sub>2</sub>内を通過することになる。

本発明の特徴は、このようなノイズ発生防止回路に使用されるノイズフィルタFB、FDとして、少なくとも2枚の帯状導電体を帯状絶縁体を介してチューブラ型に巻き回し、少なくとも一方の帯状導電体の両端近傍に入出力用の第1および第2のリード線を接続して形成されたLC分布定数型のノイズフィルタを用いたことにある。

このような分布定数型ノイズフィルタとしては、その回路設計によって3端子型のフィルタ、4端子型のフィルタ、また空芯型のフィルタ、磁芯入りのフィルタ等各種タイプのもので形成することができるが、本実施例においては2本の入出力リードと、1本の接地リードとからなる3端子型のフィルタを用いている。

第6図には、本実施例に用いられる分布定数型3端子ノイズフィルタの好適な実施例が示されている。

次に本発明の好適な実施例を図面に基づき説明する。

第1図には本発明に係るノイズ発生防止回路の好適な実施例が示されており、同図においては、基板上に設けられた電圧回路うちIC素子20およびそのIC素子端子ライン部分が横断的に表わされている。

ここにおいて、B<sub>1</sub>、B<sub>2</sub>、…B<sub>n</sub>はIC素子20の電源ラインを表わし、D<sub>1</sub>、D<sub>2</sub>、…D<sub>n</sub>はIC素子の信号ラインを表わし、GNDはIC素子20のアースラインをそれぞれ表わしている。

そして、実施例のノイズ発生防止回路は、B<sub>1</sub>、…B<sub>n</sub>の電源ライン上にそれぞれ直列にノイズフィルタFB<sub>1</sub>、…FB<sub>n</sub>を接続し、また前記信号ラインD<sub>1</sub>、…D<sub>n</sub>にも直列にノイズフィルタFD<sub>1</sub>、…FD<sub>n</sub>を接続している。

このようにすることにより、電源ラインB<sub>1</sub>、…B<sub>n</sub>を介して供給される電力は必ずFB<sub>1</sub>、…FB<sub>n</sub>の各フィルタを介してIC素子20に供給され、そのノイズ成分が除去される。さらに、信号ライ

実施例のノイズフィルタを製造する場合には、第7図に示すように、帯状導電体30-1および接地用帯状導電体30-2を誘電体シート32-1、32-2を介して重ね合わせて積層体を形成するとともに、帯状導電体30-1の内側(第7図においては左側近傍)に入出力用の第1のリード34-1を接続し、さらに接地用帯状導電体30-2の内側に前記リード34-1に近接して、好ましくは1/4～1/2回転ずらした位置に接地リード36を接続する。

次に、この積層体を第6図(A)に示すように回転巻繞38の回りに複数回巻き回す。

そして、回転巻繞38の中心Pと前記第1の内側リード30-1とを結ぶ延長線100上に、第1の外側リード34-2を帯状導電体30-1に接続する。

このようにすることにより、これら3本のリード34-2、34-1、36を巻繞中心Pを介してほぼ一直線100上に所定間隔で位置させるこ

特開平2-97107 (5)

とができ、ほぼ均一でしかも良好な減衰特性を有し安定性に優れたノイズフィルタとして形成することができる。

次に、実施例では、巻回部40の巻き終わりを熱接着や接着剤などで固定した後、巻軸38から巻回部40を抜きとり、外側リード34-2および内側リード34-1を結んだ線100と直交する方向から巻回部40を加熱しながら押圧する。これにより、巻回部40は、第6図(B)に示すように、巻軸38から抜きとられた空心部42が変形し、各リード34-2、34-1、36は一直線上に並ぶ(インライン)ようになるとともに、各リードの間隔が拡大される。

このようにすることにより、本実施例のノイズフィルタは、第6図(C)に示すように、ほぼ偏平楕円形の巻回部40と、その一端面に設けられた3本のインライン型のリード34-2、34-1、36から構成されることになる。

第8図には、このようにして形成された3端子型ノイズフィルタの等価回路図が示されており、

図面に示すように、このノイズフィルタは通電用の巻状導電体30-1の間にインダクタンスが形成され、しかもその導体全長にわたり接地点巻状導電体30-2との間にキャパシタンスが分布定数的に形成され、広周波帯域に渡り優れた減衰特性をもったノイズフィルタとして機能することとなる。

特に、このような3端子型ノイズフィルタでは、接地リード36を入出力用の34-1または34-2のいずれか一方に接続配置することにより、広周波帯域にわたり特に優れた減衰特性を有することが確保されており、従って、実施例のようにリード36を入出力用の内側リード34-1に接続配置した構成とすることにより、良好な減衰特性を発揮できる。

本実施例のIC素子用ノイズフィルタ発生防止回路では、このようにして形成された電源ライン用3端子型ノイズフィルタFBの入出力用のリード34-1、34-2を、第1図に示すように各電源ラインB<sub>1</sub>～B<sub>n</sub>に直列に接続し、その接地

端子ラインをアースラインGNDに共通に接続している。

同様にして、実施例のノイズ発生防止回路では、前述したように形成された信号ライン用3端子型ノイズフィルタFDの入出力ライン34-1、34-2を、それぞれ信号ラインD<sub>1</sub>～D<sub>n</sub>に接続し、さらに各フィルタFDの接地端子ラインをそのアースラインGNDに共通に接続している。

このように、本発明によれば、IC素子20の端子ラインB<sub>1</sub>～B<sub>n</sub>およびD<sub>1</sub>～D<sub>n</sub>に、LおよびCの分布定数回路として機能するノイズフィルタをそれぞれ直列に接続する。従って、各端子ラインとフィルタとの接続点において、従来の集中型ノイズフィルタのように反射等が発生することがないため、各ノイズフィルタのLおよびCの値に対する設計は極めて緩やかになり、回路設計が極めて簡単なものとなる。

特に、従来の集中型ノイズフィルタを用いた場合には、前記反射等の問題からLおよびCの値がある一定の値に制約されてしまうが、本発明のよ

うに分布定数型ノイズフィルタを用いると、ある一定の範囲内でLおよびCの定数設定がなされているならば、汎用性の高いノイズフィルタとして各種電子回路に対し、特別な定数設定をすることなく幅広く用いることができ、回路設計を行う上で極めて便利である。

更に、本発明のように、分布定数型のノイズフィルタをノイズ発生防止回路に用いることにより、前述したように、分布定数を形成するLおよびCの設定を比較的広い範囲で行うことができるため、例えばLまたはCの値を任意に設定しこれら端子ラインを流れるノイズ成分を効果的に除去し端子ラインから外部に放射される妨害波を抑制することが可能となる。

特に、本発明のように、分布定数型のフィルタを用いると、回路各部におけるL成分とC成分との相互作用により、前記集中定数型のノイズフィルタに比べそのノイズ成分がより効果的に除去できるものと考えられ、例えばCとLが同じ値に設定された集中定数型ノイズフィルタに比べても、

信号波形を歪ませる事なくノイズ成分を効果的に抑制し、妨害波を効果的に抑制できるものと思われる。

#### 実験データ

本発明者は、このような本発明に係るIC素子用ノイズ発生防止回路の効果を検証するために、パーソナルコンピュータを試験対象として、第2図に示す測定方法に基づく妨害波の測定を行った。なお、試験対象となる機器10とアンテナ14との距離は3mに固定した。

まず、この試験環境におけるバックグラウンドを測定したところ、第9図に示すようなバックグラウンドノイズが観測された。このような試験環境のもとで、何らノイズ対策を施さない状態でパーソナルコンピュータから発生する妨害波を測定したところ、第10図に示すような測定データが得られた。

また、このパーソナルコンピュータの電子回路に、集中定数型のT型ノイズフィルタを用いたノ

特許平2-97107 (6)  
イズ発生防止回路を設けたところ、第11図に示すような測定データが得られた。

さらに、このパーソナルコンピュータの電子回路に、前述した分布定数型3端子ノイズフィルタを用いた本発明のノイズ発生回路を使用したところ、第12図に示すような測定データが得られた。ここにおいて、実施例に使用した分布定数型3端子ノイズフィルタとしては、のLの値が0.1  $\mu$ H、Cの値が200 pFのものを用いた。

なお、第2図に示すような測定方法で妨害波の絶対値を測定するためには、周囲からのノイズがない試験環境を設定しなければならないが、今回の測定では、このような環境を作ることができなかったため、第9図に示すバックグラウンドノイズを基準とした相対的な妨害波の測定を行った。

以上の測定の結果、第10図に示すように、無対策のパーソナルコンピュータからは、最高55.0 dBの妨害波が測定され、また集中定数型のノイズフィルタを用いた従来の対策を施したパーソナルコンピュータからは、第11図に示すように最高

28.1dBの妨害波が検出され、これに対し本発明のノイズ発生防止回路を用いたパーソナルコンピュータからは、最高21.0dBの妨害波が検出された。

このように、同一の測定条件の下で、従来の集中定数型ノイズフィルタを用いた対策品に比べ、本発明のノイズ発生防止回路を用いたパーソナルコンピュータは、外部に向け発生する妨害波が

$$28.1 - 21.0 = 7.1(\text{dB})$$

も低減され、優れた妨害波抑制効果を実現できることが確認された。

なお、集中定数型ノイズフィルタを用いた従来の対策品では、同様の測定条件の下で測定された妨害波の絶対値が42~43 dB程度であることが知られている。したがって、本発明のように従来の品に比べ約5 dB程度妨害波を抑制することができれば、本発明をこれらのマイクロコンピュータなど適用することによりVCCIの63年12月以降の規制を十分にクリア可能であることが理解される。

また、本発明者は、本発明のノイズ発生防止回

路を、IC素子の信号ラインに設けた場合に流れる信号に歪みを発生させないことを確認するために、次のような実験を行った。

第13図には、この実験に用いられた試験回路が示され、この試験回路は、パルス信号回路から出力される4 MHzのパルスを試験対象となる試料に入力し、そのパルスがどのように歪むかを測定している。

この測定の結果、例えば同図に示す試料接続箇所をショートし、パルス信号回路の出力パルスが直接測定点に出力される状態で測定したところ、第14図(A)に示すような測定データが得られた。

また、第13図に示す試料の箇所を、第8図に示す分布定数のL成分が0.1  $\mu$ H、C成分が200 pFの分布定数型3端子ノイズフィルタを接続し、本発明のノイズ除去回路を想定して試験を行った。この結果、測定点では第14図(B)に示すように良好なパルス波形が得られた。この測定の結果、本発明のノイズ除去回路によれば、4 MHzのパル

## 特開平2-97107 (7)

ス信号に対し、そのCが200pF程度の容量を持つ分布定数型ノイズフィルタを用いても、信号波を歪ませないことが確認された。

また、第13図に示す材料として、A社製の集中定数型3端子ノイズフィルタを用いたところ、第14図(C)に示すような信号波形が測定された。この測定に用いたノイズフィルタの容量はC=100pFであり、分布定数型のノイズフィルタの約1/2程度の容量しかないにもかかわらず、得られるパルスは第14図(C)に示すように大幅に歪み、良好なパルスを得ることができないことが確認された。

したがって、この測定結果からも、集中定数型のノイズフィルタを信号ラインに設ける場合には、その容量Cを大きく設定することができず、信号ラインから発生する妨害波の抑制に大きな限界があることが理解されよう。

また、第14図(D)は、同様にB社製の集中定数型3端子ノイズフィルタを用いて得られた測定データであり、この場合にも得られる測定デー

タは大幅に歪んでいる。

## 他の実施例

なお、前記実施例においては、3端子型ノイズフィルタを本発明のノイズ発生防止回路に適用した場合を例にとり説明したが、本発明はこれに限らず、例えば同端近傍に入出力用の第1のリードおよび第2のリードが接続された少なくとも2次の寄状誘導体を寄状絶縁体を介してチューブ型に巻回し、4端子型に形成されたノイズフィルタを用いることも可能であり、またこのように寄状誘導体を用いて形成されたノイズフィルタであるならば、これ以外の構造を持った分布定数型ノイズフィルタを用いてもよい。

また、本発明は、流れる信号電流の大きなゲートアレイタイプのIC素子に適用すると極めて効果的なものとなる。

また、前記実施例においては、IC素子のすべての端子ラインにノイズフィルタを設けた場合を例にとり説明したが、本発明はこれに限らず、必

要に応じて妨害波の発生量が多いと思われる端子ラインに選択的にノイズフィルタを設けてもよく、このようにしても妨害波の発生を効果的に抑制することができる。

また、本発明のノイズ発生防止回路は、電子回路が多数のIC素子を用いて形成されている場合には、これら各IC素子に対しそれぞれ個別に設けることが好ましいが、必要に応じてノイズ発生量が多いと思われるIC素子を特定し、そのIC素子に対してのみ選択的に設けても効果的である。

## 【発明の効果】

以上説明したように、本発明によれば、IC素子の端子ライン、特に電源ラインや信号ラインから外部に向け発生する妨害波を効果的に抑制し、周囲への妨害波の発生が少ない電子回路を構成することができるという効果がある。

特に、本発明によれば、集中定数型のノイズフィルタを用いた従来のノイズ発生防止回路に比べ、ノイズフィルタによる反射などの影響が少ないこ

とから、電子回路が異なってもその回路構成に合せた定数設定を行う必要がなく、共通のノイズフィルタを用いて異なる電子回路に対し容易に適用可能であり、例えばVCCI規制の適用を受ける機器の電子回路を設計する上で、回路設計の自由度が極めて高くなるという効果がある。

## 4. 図面の簡単な説明

第1図は、本発明に係るIC素子用ノイズ発生防止回路の好適な一例を示す説明図、

第2図は、VCCI規制に基づき、各種機器から発生する妨害波の測定法数の説明図、

第3図は、VCCI規制により各電情報機器に要求される妨害波の規制値を示す説明図、

第4図および第5図は、従来のIC素子用ノイズ発生防止回路に用いられる集中定数型ノイズフィルタの説明図、

第6図および第7図は、本発明に係るIC素子用ノイズ発生防止回路に用いられる分布定数型ノイズフィルタの一例を示す説明図、



特開平2-97107 (B)

第8図は、第6図および第7図に示す分布定数型3端子ノイズフィルタの等価回路図、

第9図～第12図は、前記第2図に示す試験方法に基づきパーソナルコンピュータから出力される妨害波測定試験を行った場合の測定結果を表す測定データ図、

第13図は、本発明のノイズ除去回路を使用した場合に、信号ラインに流れるパルスがどのように歪むかを測定するための実験に用いた試験回路図、

第14図はこの試験結果のデータ説明図である。

20-IC素子、

30-1, 30-2-帯状導電体、

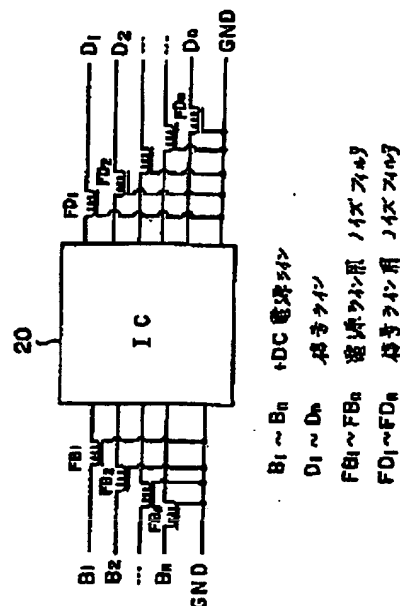
32-1, 32-2-誘電体シート、

34-1, 34-2-入出力リード、

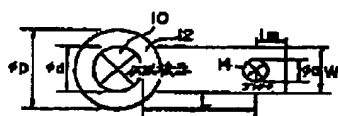
36-接地リード、

代理人 弁理士 市 瀬 行 夫 (他2名)

第1図



第2図

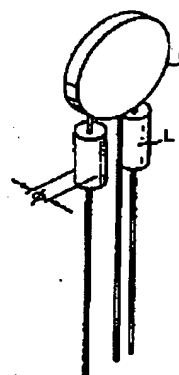


$D = d + 2m$ ,  $d = 10$ mm (最大寸法)  
 $W = d + 1m$ ,  $d = 7$ mm (最大寸法)  
 $L = 30, 10, 10$ mm

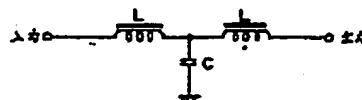
第3図

周波数範囲	61年6月-62年5月 5月以前に製造 された製品	62年6月-63年5月 11月以前に製造 された製品	63年6月以後に 製造された製品
(測定周波数)	(10m)	(10m)	(10m)
30MHz-230MHz	40dB	50dB	34dB
230MHz-1000MHz	47dB	57dB	41dB

第4図



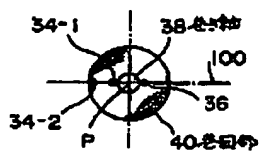
第5図



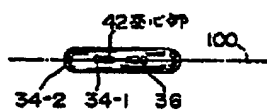
特開平2-87107 (Q)

第 6 図

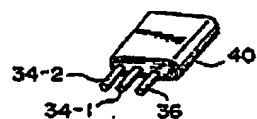
(A)



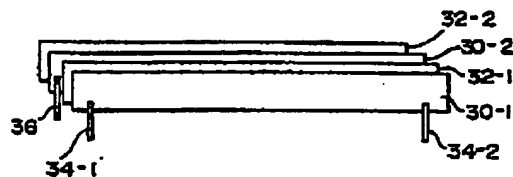
(B)



(C)



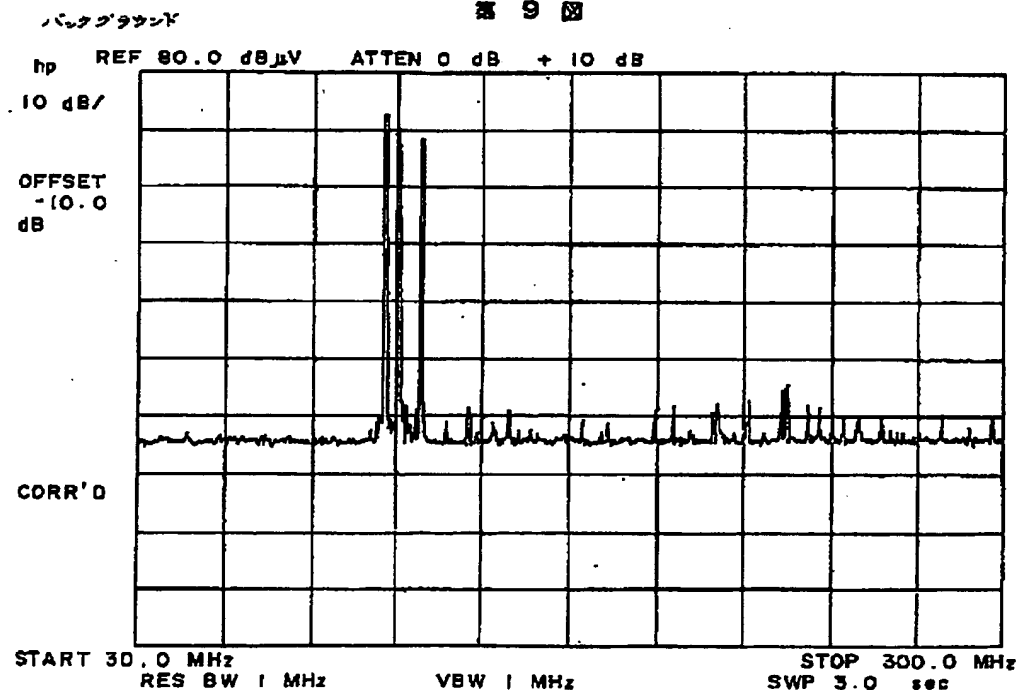
第 7 図



第 8 図



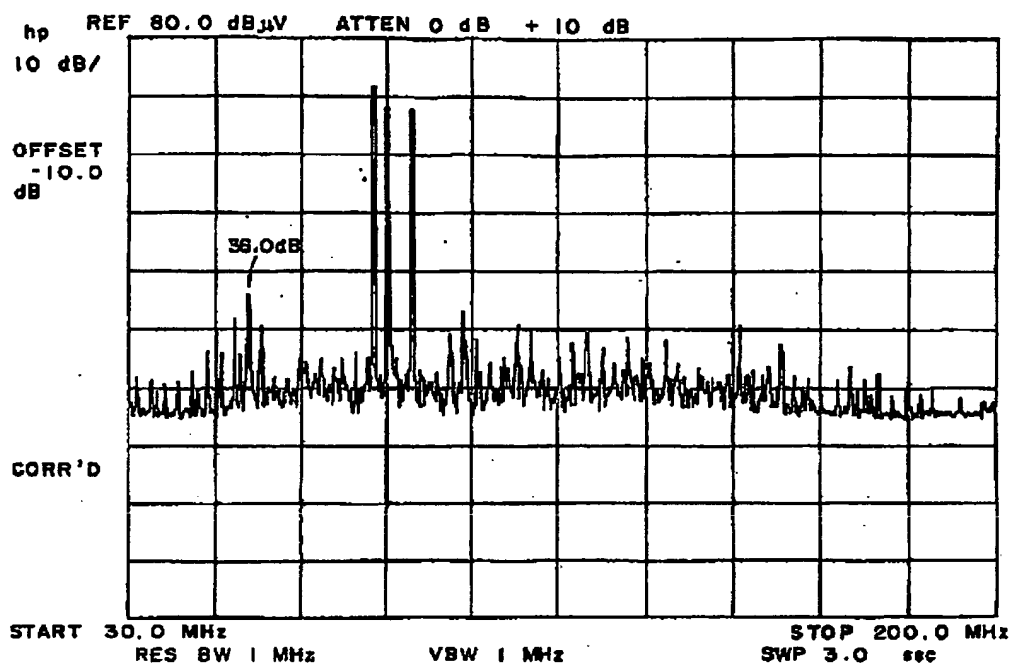
第 9 図



符圖平2-97107 (10)

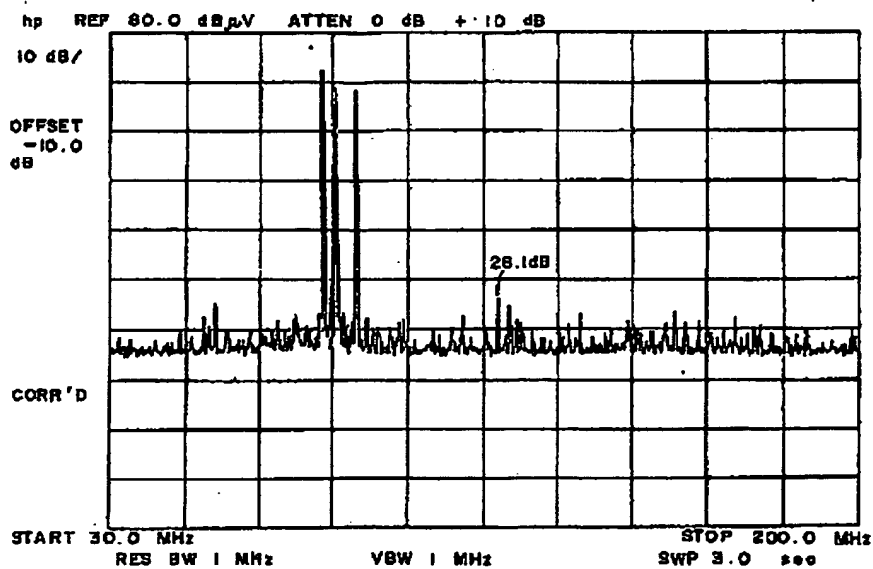
點列表

第 10 圖



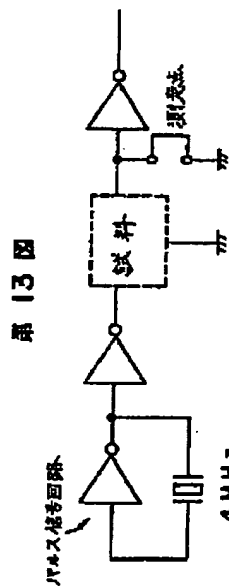
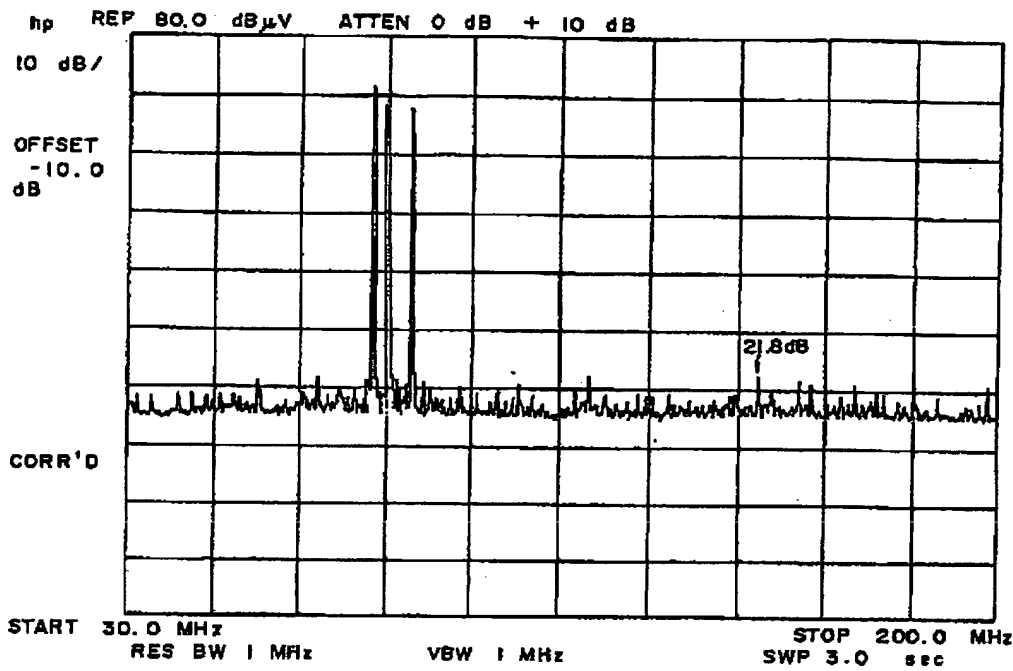
第 11 圖

點列表



特開2-97107 (11)

第 12 図



(B) 第 14 図

